

**Digitális rendszerek komplex tervezése**  
BSC szintű Villamosmérnöki szak  
G3BVE tanulókör számára

Naptári hét	Előadás/Gyakorlat
37.	Ea: Bevezetés a digitális rendszerek számítógépes tervezésébe. A tervezés lépései a feladat meghatározásától, a teljes digitális rendszer megvalósításáig 1. Lab: Ismerkedés a laboratóriummal, a gyakorlati oktatás rendszerével, a féléves követelményekkel. Ismerkedés az eszközökkel.
38.	Ea: A tervezés lépései a feladat meghatározásától, a teljes digitális rendszer megvalósításáig 2. A digitális terv elkészítése. FPGA Tervezési környezetek. A Fejlesztőkörnyezetek jellemzői. Lab: ISE használatának megismerése. Hétszegmentes kijelző vezérlése FPGA áramkörrel, multiplex üzemmódban. Kapcsolási rajz szerkesztő használat.
39.	Ea: Xilinx ISE fejlesztőkörnyezet ismertetése. Rajz alapú tervkészítés és tervezés. Elemkönyvtár ismertetése, szimbólumok létrehozása, hierarchikus tervezés. Lab: Funkcionális blokkok létrehozása kapcsolási rajzban, szimbólumok generálása.
40.	Ea: Hardver leíró nyelv alapú tervbevitel. Hardver leíró nyelvek: VHDL nyelv. VHDL, Verilog, EasyAbel. Lab: ISE VHDL alapú tervezés. Szimbólumok létrehozása. VHDL könyvtár használat. Funkcionális blokkok létrehozása VHDL nyelv segítségével.
41.	Ea: VHDL nyelv alapok. VHDL nyelv elemei: architektúra, entitás, jelek, változók, process, stb. Lab: Egyéni feladat: 8x8-as ledmátrix vezérlése 1. Beadási határidő 7. héten.
42.	Ea: Programozható logikai áramkörök fejlesztőrendszerei. Tervezési alkalmazási megfontolások PAL, GAL, FPGA áramköröknél. Logikai tervezési példák. Lab: Egyéni feladat: 8x8-as ledmátrix vezérlése 2.
43.	Ea: Digitális áramkörök szimulációja. Szimuláció példák. Tervezési példák Lab: Egyéni feladat: LCD kijelző vezérlése 1. Beadási határidő 10. héten.
44.	Ea: Tömbelvű tervezési módszerek ismertetése. A MATLAB Simulink System Generator használata. CORE generátor használata. Lab: LCD kijelző vezérlése 2.
45.	Ea: HDL szintézis, jelentéslisták értelmezése, kezelése, Lab: LCD kijelző vezérlése 3.
46.	Ea: Tervezési paraméterek. A paraméterek változtatása, kötéslisták, kötéslisták paraméterei. Lab: Egyéni feladat: mikroprocesszor tervezése 1. Beadási határidő 14 héten.
47.	Ea: FPGA konfiguráció, Parciális rekonfiguráció. Lab: Mikroprocesszor tervezése 2
48.	Ea: JTAG szerepe a programozható áramkörök tervezésében tesztelésében. Lab: Mikroprocesszor tervezése 2
49.	Ea: JTAG szoftverhasználat az FPGA tervezésben. Lab: Mikroprocesszor tervezése 3
50.	Ea: Konzultáció Zárhelyi Lab: Feladatbeadás
51.	

Miskolc, 2011.09.5.

Dr. Czap László  
tanszékvezető,  
egyetemi docens

Vásárhelyi József  
egyetemi docens  
tárgyjegyző