

Programozható logikák c. tantárgy
Előadásának és gyakorlatainak ütemterve
BSC szintű villamosmérnök hallgatók részére.

| | | | | |
|---|---|------------------------------------|----------------------------|-------------------------------|
| <i>Tárgynév:</i> | Programozható logikák | | | |
| <i>Rövid név:</i> | Prog_Log | <i>Kód</i> | GEVAU 518B | |
| <i>Angol név:</i> | Programmable Logic | | | |
| <i>Tanszék:</i> | Villamosmérnöki Intézet, Automatizálási és Kommunikáció-technológiai Tanszék | | | |
| <i>Tárgyfelelős:</i> | Dr. Vásárhelyi József egyetemi docens, tel: (46) 565 111 /1753 vajo@mazsola.iit.uni-miskolc.hu | | | |
| <i>Előtanulmányok:</i> | nincs | <i>Kódja:</i> | GEVAU505B | |
| <i>Kredit:</i> | | <i>Követelmény:</i> | kollokvium | |
| <i>Heti óraszámok</i> | <i>Előadás:</i> | 2 | <i>Gyakorlat:</i> | <i>Labor:</i> |
| | | | | 2 |
| <i>Oktatási cél:</i> | A villamosmérnöki ismeretek elsajátítása a szakirányú képzésben | | | |
| <i>Tárgy tartalom:</i> | Digitális áramkörtéchnológiák. Programozható logikák – a felhasználó által specifikált programozható eszközök csoportosítása. Egyszerű programozható logikai áramkörök. Egyszerű PLD áramkörök típusai: PAL, PLÁ, PLS, GAL áramkörök. Konfigurálható makró cellás PLD-k. CPLD eszközök ismertetése. FPGA áramkörtéchnológiák ismertetése, különös tekintettel az Altera és Xilinx típusokra. Programozható logikák tervezési környezetének ismertetése és megismerése. FPGA családok. Tervezési szempontok (C)PLD, FPGA áramköröknél. Programozható logikai áramkörök fejlesztőrendszerei. Hardver leíró nyelvek. VHDL nyelv modellezés és szimuláció, PLD tesztelés. Tervezési példák. Hierarchikus tervezési módszerek. | | | |
| <i>Irodalom:</i> | Gál Tibor: Programozható logikák, Műegyetemi Kiadó, MOKKAZ0004928232, 2002, pp. | | | |
| <i>Ajánlott Irodalom</i> | <ol style="list-style-type: none"> 1. Scott Hauck, Andree Dehon ed. <i>Reconfigurable Computing The Theory and Practice of FPGA-Based Computation</i>, Elsevier, ISBN 978-0-12-370522-8, 2008, pp. 945 2. S. Brown, J. Rose: <i>Architecture of FPGAs and CPLDs: A Tutorial</i>, http://www.freebookcentre.net/electronics-ebooks-download/Architecture-of-FPGAs-and-CPLDs-A-Tutorial-%28PDF-41p%29.html, pp. 41 3. C. “Max” Maxfield: <i>The Design Warrior’s Guide to FPGAs</i>, Elsevier, ISBN: 0-7506-7604-3, http://www.google.hu/url?sa=t&rct=j&q=&esrc=s&source=web&cd=8&ved=0CHIQFjAH&url=http%3A%2F%2Fprofs.basu.ac.ir%2Fabdoli%2Fupload_file%2F722.file_ref.2202.2686.pdf&ei=CIUEVJLeI6Ob0QWY8YB4&usq=AFQjCNFFa3vKZfNQE4Ioswi5b-0GfwBI9g, 2004, pp. 560 | | | |
| Mintatantervi elhelyezkedés szakok szerint | | | | |
| <i>Szak</i> | <i>Szakirány/sáv</i> | <i>Tantervi modul-tantervi kód</i> | <i>Mintatantervi félév</i> | <i>Választhatóság</i> |
| Villamosmérnöki Szak | minden | BV | 1 | BVE kötelező; BVA választható |

| | | | | |
|--------------------------------------|--|--|--|--|
| | | | | |
| <i>Jellemző oktatási módok</i> | | | | |
| <i>Oktatási nyelv:</i> | Magyar, angol | | | |
| <i>Előadás:</i> | Tábla + számítógépes vetítés | | | |
| <i>Gyakorlat:</i> | | | | |
| <i>Labor:</i> | laboratórium gyakorlat + egyéni feladatokkal | | | |
| <i>Évközi feladatok, zárthelyik:</i> | 1 | | | |
| <i>Lezárási feltételek:</i> | A Tanulmányi és Vizsgaszabályzat szerint. Az Előadások legalább 60%-ának látogatása, a gyakorlatok legalább 75%-ának teljesítése. Gyakorlatokon aktív részvétel; az előírt feladatok teljesítése; a két évközi zárthelyi dolgozat eredményes megírása (legalább elégséges); az évközi (házi) feladatok elfogadható szintű elkészítése. A lezáráshoz írásbeli- és szóbeli vizsgát kell tenni. Az évközi teljesítmény 40%-a és az aláírás 60% összege a tárgyat lezáró jegy. | | | |
| <i>Ütemterv</i> | | | | |
| 36. | EA: Digitális áramkörüi technológiák. Programozható logikák – a felhasználó által specifikált programozható eszközök csoportosítása. Gyak: VHDL alapismeretek | | | |
| 37. | EA:PLD (Programozható logikák) fejlesztő eszközei. Hardver leíró nyelvek. Gyak: A laboratóriumban használt fejlesztő rendszer megismerése. | | | |
| 38. | EA:VHDL hardver leíró nyelv ismeretek. Modellezés és szimuláció. Gyak: VHDL ismeretek gyakorlása. | | | |
| 39. | EA:Egyszerű programozható logikai áramkörök (SPLD). SPLD áramkörök általános architektúrája, típusok, Makrócellás PLD-k. Gyak: VHDL példák | | | |
| 40. | Tervezési szempontok PLD áramköröknél. Időzítési modell. Állapotkódolás, termék számának csökkentése, tervezési szempontok PLD-s vezérlők esetén. Gyak: Egyéni feladat. beadási határidő: 45. hét | | | |
| 41. | EA: FPGA áramkörök általános ismertetése. FPGA áramkörüi architektúrák, Logikai cellák, ki/bemenetei cellák, huzalozási erőforrások. Gyak: Egyéni feladat. beadási határidő: 45. hét | | | |
| 42. | EA: Xilinx FPGA eszközök, Xilinx Spartan/Virtex családok ismertetése Gyak: Egyéni feladat. beadási határidő: 45. hét | | | |
| 43. | EA: Altera FPGA áramkörök, Egyéb FPGA eszközök; Gyak: Egyéni feladat. beadási határidő: 45. hét | | | |
| 44. | EA: Xilinx fejlesztői környezet: Vivado és ISE, Gyak: Egyéni feladat. beadási határidő: 45. hét | | | |
| 45. | EA: Áramkörüi tesztelés, Hardver hurkos tesztelés (Hardver in the loop), JTAG, Virtuális szkóp használat Gyak: Egyéni feladat. beadási határidő: 49. hét | | | |
| 46. | EA: Zárthelyi dolgozat Gyak: Egyéni feladat. beadási határidő: 49. hét | | | |
| 47. | EA: Lágy magos és kemény magos processzorok (Szoft processzor, hard processzor) Gyak: Egyéni feladat. beadási határidő: 49. hét | | | |
| 48. | EA: Rendszer a lapkán (System-on-chip -SOC) SOC technológiák Xilinx FPGA családok, Hálózatok a lapkán rendszerek (Network-on-Chip - NOC) Gyak: Egyéni feladat. beadási határidő: 49. hét | | | |

| | |
|-----|--|
| 49. | Többmagos rendszerek - Epiphany Gyak: Egyéni feladat. beadási határidő: 49. hét |
| 50. | EA: ZH pótlás, Gyak: gyakorlatok pótlása |

Miskolc, 2018. szeptember. 1.

Dr. Trohák Attila
tanszékvezető egyetemi docens

Dr. Vásárhelyi József
egyetemi docens